

# Architectures & Systèmes L2-TP4

---

On rappelle le jeu d'instruction du microprocesseur à étudier :

<b><i>clr</i></b>	Mise à zéro du registre ACC
<b><i>Ld #vi</i></b>	Chargement de la valeur immédiate <b><i>vi</i></b> dans ACC
<b><i>St [ad]</i></b>	Chargement du mot mémoire d'adresse <b><i>ad</i></b> avec le contenu de ACC
<b><i>Jmp ad</i></b>	Saut à l'adresse <b><i>ad</i></b>
<b><i>Add [ad]</i></b>	Chargement de ACC la somme du contenu de ACC et du mot mémoire d'adresse <b><i>ad</i></b>

Les instructions peuvent être interprétées de la manière suivante.

```
PC := 0
tant que vrai
  selon Mem[PC]
    clr: Acc :=0; PC := PC + 1
    ld: Acc := Mem[PC + 1]; PC := PC + 2
    st: Mem[Mem[PC + 1]] := Acc; PC := PC + 2
    jmp: PC := Mem[PC + 1]
    add: Acc := Acc + Mem[Mem[PC + 1]]; PC := PC + 2
```

Mem[PC] correspond au code de l'instruction qui sera notée *R1* tandis que Mem[PC+1] correspond à l'opérande (donnée ou adresse) notée *R2*.

## Exercice :

1. Donnez le circuit global du chemin de données de ce processeur
2. Aidez vous des composants préalablement implémentés pour concevoir ce chemin de données en supposant que le code des opérations est sur 8 bit et que les opérandes sont sur 8 bits.