

Architectures & Systèmes 1 L2- TD2

Exercice 1 : circuits combinatoires

On définit l'Unité Arithmétique et Logique réalisant les opérations suivantes : et, ou, non, addition, soustraction et comparaison à zéro de nombres signés en complément à 2 sur 4 bits (noté A et B). Pour la sélection des différentes opérations, on dispose de signaux de contrôle notés sel_2 , sel_1 et sel_0 opérant comme suit :

sel_2	sel_1	sel_0	Fonction
0	0	0	A ET B
0	0	1	A OU B
0	1	0	A + B
0	1	1	A - B
1	0	0	A ET NON(B)
1	0	1	A OU NON(B)
1	1	0	NON (B)
1	1	1	B

L'UAL définie possède en entrée deux opérandes sur 4 bits, les signaux de contrôle pour la sélection de l'opération et 3 sorties correspondant au résultat de l'opération sur 4 bits, au débordement (overflow de l'addition ou soustraction pour les nombres signés -complément à 2- sortie notée *Overflow*) et au résultat de la comparaison à zéro du résultat (sortie notée *Zéro*).

1. Définir une brique de base de l'UAL définissant toutes les opérations sur 1 bit.
2. Utiliser cette brique de base pour définir l'UAL sur 4 bits. Définir les équations logiques des sorties *Zero* et *Overflow*.

Exercice 2 : performances

1. Un programme s'exécute en 10 secondes sur un ordinateur A qui dispose d'une horloge à 100 MHz. Un concepteur veut construire une machine B qui exécutera ce programme en 6 secondes. Le concepteur a établi qu'une augmentation de la fréquence d'horloge affecte la conception de l'UC en imposant donc à la machine B d'utiliser 1.2 fois plus de cycles d'horloge que la machine A pour ce programme. Quel est alors l'objectif de fréquence que le concepteur doit avoir ?
2. Un concepteur de compilateur essaie de choisir entre deux séquences de code pour une machine donnée. Les concepteurs du matériel ont fourni les informations suivantes :

classe d'instruction	CPI pour cette classe
A	1
B	2
C	3

Les deux séquences de code étudiées nécessitent les instructions suivantes :

séquence code	nb instr. pour A	nb instr. pour B	nb instr. pour C
1	2	1	2
2	4	1	1

Quelle séquence de code exécute le plus d'instructions ? Laquelle est la plus rapide ? Quel est le CPI moyen de chaque séquence ?

3. On désire mesurer le code généré à partir d'un même programme par deux compilateurs et on obtient les résultats suivants :

code issu de	nb instr. pour la classe A	nb instr. pour B	nb instr. pour C
compilateur 1	5 millions	1 million	1 million
compilateur 2	10 millions	1 million	1 million

Les mesures CPI des classes d'instructions sont données dans l'exercice précédent. On suppose que la fréquence d'horloge de la machine est de 100 Mhz. Quelle séquence de code s'exécute le plus rapidement en termes de MIPS (millions d'instructions par seconde) ? En termes de temps d'exécution ?

4. On essaie d'améliorer les performances d'un microprocesseur en proposant des variations pour les implémentations d'opérations flottantes. On suppose que la fréquence des opérations flottantes est de 25%. On donne les informations suivantes : le nombre de cycles par instruction (CPI) moyen pour les opérations flottantes (en excluant la racine carrée) est de 4.0 et le CPI moyen pour les autres instructions est de 1.5.
- On propose une solution matérielle uniquement pour la racine carrée (opération flottante). En effet, même si cette opération n'apparaît qu'avec une fréquence de 5% (de la totalité des opérations), elle est très coûteuse puisque son CPI est de 20. La solution matérielle propose une réduction de CPI à 2.0 pour l'instruction correspondante. Quel est le nouveau CPI moyen d'une instruction quelconque ? Quel est le gain apporté par cette solution matérielle ?
 - On propose cette fois-ci un matériel spécifique pour toutes les opérations flottantes ce qui permet de réduire le CPI des opérations flottantes à 2.0. Quel est le nouveau CPI moyen d'une instruction quelconque obtenu et quel est le gain apporté par rapport au CPI originel (question a) ?